

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-242713

(43)Date of publication of application : 11.09.1998

(51)Int.Cl.

H01P 1/383

H01P 1/36

(21)Application number : 09-043101

(71)Applicant : HITACHI METALS LTD

(22)Date of filing : 27.02.1997

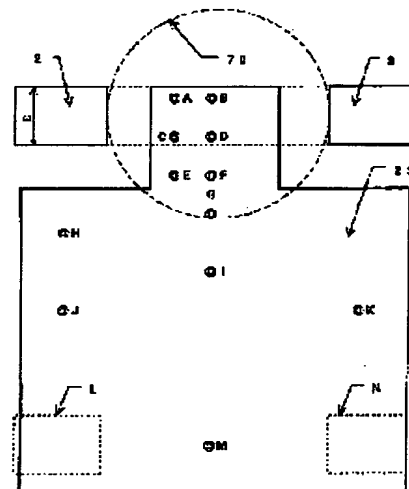
(72)Inventor :
 ICHIKAWA KOJI
 MIKAMI HIDETO
 KILLTIKER AMOR
 MISAWA AKINORI
 OGAWA KYOZO

(54) CONNECTION STRUCTURE BETWEEN NON-REVERSIBLE CIRCUIT ELEMENT AND CIRCUIT BOARD

(57)Abstract:

PROBLEM TO BE SOLVED: To secure the attenuation factors opposite to each other in the 2nd and 3rd higher harmonic areas by connecting the outside of the bottom part of a metallic case of one of both non-reversible circuit elements to the ground pattern of a circuit board and forming at least a part of the electric connection part in a virtual circle that is inscribed at the center of each end part of an input/output strip line set on the circuit board.

SOLUTION: The outside of a bottom part 23 of a metallic case of one of non-reversible circuit element is connected to the ground pattern of a circuit board via an electrical connection part. Then at least a part of electrical connection parts A to K and M is included in a virtual circle 70 that is inscribed at the center of each end of input/output strip lines 2 and 3 formed on the circuit board. Then a punching treatment is previously applied to the parts A to K and M to form the recesses and protrusions at the inside and outside of the part 23 of a lower metallic case. Furthermore, a light polishing treatment is applied to these parts after an insulation treatment is once applied to turn the tip of the protrusions into a conductive plane having almost a circular shape of about 1mm diameter.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 10-242713

(43) 公開日 平成10年(1998)9月11日

(51) Int. Cl. 6

識別記号

F I

H 0 1 P 1/383
1/36

H 0 1 P 1/383 A
1/36 A

審査請求 未請求 請求項の数 7

O L

(全 8 頁)

(21) 出願番号 特願平9-43101

(22) 出願日 平成9年(1997)2月27日

(71) 出願人 000005083

日立金属株式会社

東京都千代田区丸の内2丁目1番2号

(72) 発明者 市川 耕司

埼玉県熊谷市三ヶ尻5200番地日立金属株式会社磁性材料研究所内

(72) 発明者 三上 秀人

鳥取県鳥取市南栄町33番地12号日立金属株式会社磁性材料研究所鳥取分室内

(72) 発明者 キルティカー アモル

鳥取県鳥取市南栄町33番地12号日立金属株式会社磁性材料研究所鳥取分室内

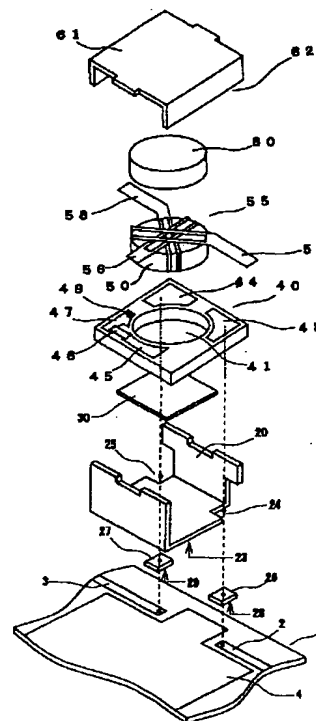
最終頁に続く

(54) 【発明の名称】 非可逆回路素子と回路基板との接続構造

(57) 【要約】

【目的】 第2、3高調波帯域での逆方向減衰率を確保し、小型にして安価で信頼性に富んだ非可逆回路素子を提供する。

【構成】 一対の金属ケース内に機能部材を収容した集中定数型かつ表面実装型の非可逆回路素子の一方の金属ケースの底部外側と、回路基板のアースパターンとは電氣的接続部を介して接続され、前記電氣的接続部の少なくとも一部は、上記回路基板上に形成された入出力用ストリップラインの各端部の中央に内接する仮想円内に設けられている非可逆回路素子と回路基板との接続構造。



【特許請求の範囲】

【請求項1】 一対の金属ケース内に機能部材を収容した集中定数型かつ表面実装型の非可逆回路素子と回路基板との接続構造において、前記非可逆回路素子の一方の金属ケースの底部外側と前記回路基板のアースパターンとは電氣的接続部を介して接続され、前記電氣的接続部の少なくとも一部は、上記回路基板上に形成された入出力用ストリップラインの各端部の中央に内接する仮想円内に設けられていることを特徴とする非可逆回路素子と回路基板との接続構造。

【請求項2】 前記電氣的接続部は、前記金属ケースに形成された突起状の接続部であることを特徴とする請求項1記載の非可逆回路素子と回路基板との接続構造。

【請求項3】 前記金属ケースの底部外側は前記電氣的接続部以外の全面が絶縁膜で覆われていることを特徴とする請求項1又は請求項2に記載の非可逆回路素子と回路基板との接続構造。

【請求項4】 前記金属ケースの底部外側の全面は前記回路基板上のアースパターンと直接接続されていることを特徴とする請求項1記載の非可逆回路素子と回路基板との接続構造。

【請求項5】 請求項1乃至4のいずれかに記載の接続構造を適用した非可逆回路素子。

【請求項6】 請求項1乃至4のいずれかに記載の接続構造を適用した金属ケース。

【請求項7】 非可逆回路素子とそれを搭載する回路基板と双方を接続する接続部とを含む送受信回路部を有し、この接続部は請求項1乃至4のいずれかに記載の接続構造を有することを特徴とする移動体通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、マイクロ波帯、UHF帯等の高周波で用いられる集中定数型非可逆回路素子と回路基板との接続構造並びにその接続構造を用いた非可逆回路素子に関する。

【0002】

【従来の技術】 一般にアイソレータ、サーキュレータ等の非可逆回路素子は、信号の伝送方向にはほとんど減衰がなく、かつ逆方向には減衰が大きくなるような機能を有しており、例えばマイクロ波帯、UHF帯で使用される携帯電話、自動車電話等の移動体通信機器の送受信回路部に用いられている。このようなアイソレータの従来例を、図3～図6により説明する。

【0003】 図3に示すものは、主に自動車電話に採用された比較的古い形式のアイソレータで、以下、この第1の従来例をその分解斜視図である図4により説明する。このアイソレータは軟磁性体からなる金属下ケース21と、その底部に半田付けされたアース板30と、その上に半田付けされた誘電体基板40と、その中央孔41内に挿入されアース板30に半田付けされた中心導体

部55と、その中心導体部55に配される酸化物軟磁性体であるフェライトコア50と磁石60と金属上ケース61とを有する。

【0004】 1枚の銅板を加工して作製された中心導体部55は、フェライトコア50を包むように、その端部56、57、58はフェライトコア50の中央で交叉するように折り曲げられている。さらにフェライトコア50に直流磁界を与えるために磁石60は、金属上ケース61に固着されている。

10 【0005】 誘電体基板40の上面には3つのコンデンサ電極膜43、44、45が銀ペーストを焼き付けた厚膜印刷により形成されている。コンデンサ電極膜45は中心導体部55から延出している端部56と接続される。このコンデンサ電極膜45は抵抗膜46を介してアース電極膜47に接続される。このアース電極膜47はスルーホール49にて誘電体基板40の下面に広く形成されたアース電極膜（図示せず、裏面にある）に接続されている。コンデンサ電極膜43、44は中心導体部55から延出している端部57、58と接続されている。更に端部57、58は金属上ケース61の開口62から外部へ露出させ、アイソレータの入出力端子としてい

20 る。上記各コンデンサ電極膜43、44、45と端部56、57、58との接続は、例えば半田付けにより行われる。

【0006】 上記の従来例の場合、アイソレータの回路基板への取り付けは、入出力端子となる端部57、58を直接、又は銅板のストリップライン介して半田付けすることにより、またアースの回路基板への接続は金属ケースのネジ止め部で回路基板のアースラインに接触させることにより、それぞれ行われる。

30 【0007】 このような接続方法による場合は、入出力端子の配置や引き回しは比較的自由に行えるので、回路基板の配線パターンが部品のサイズや形態に強く拘束される表面実装型特有の不自由さは少ない。しかしその反面、部品の小型化には適さない、又は部品の回路基板への取り付けが手作業のため省力化が容易でない等の難点がある。このため、特に軽量小型化を必要とする移動体通信機器、とりわけ最近の携帯機には、採用されなくなっている。

40 【0008】 図5に示すものは、最近の携帯機に採用されている表面実装型のアイソレータの従来例であり、要部の理解を容易にするため、上下逆に記されている。以下、この第2の従来例を図5およびその分解斜視図である図6により説明する。アイソレータとしての基本構成は上記第1の従来例と同様であるが、上記難点を克服するために表面実装部品としたものであって、入出力端子やアース端子は金属下ケースの下に配置された絶縁基板上に延出、固定されている。

50 【0009】 図5、6の詳細な説明にあたっては、図4と構成の異なるアース板、金属下ケース及び絶縁基板に

ついて重点的に説明し、図4と同一の機能を有する部分については、図6に同一の参照符号を付して、その説明を省略する。

【0010】アース板31の一部は一組の突出部32、33を有する。これらは金属下ケース22の下部に配置された絶縁基板15上の電極端子18まで延出され、そこに半田付けすることにより、アース端子13、14を形成している。端部57、58は金属上ケース61の開口62を経た後、絶縁基板15上に形成された電極端子18に接続されて、入出力端子11、12が形成されている。絶縁基板15上で端子形成側の反対面、すなわち金属下ケース22との当接面には、ほぼ全面に導体パターン17が形成されており、金属下ケース22に接続されている。なお各部の接続は例えば半田付けにより行われる。

【0011】このアイソレータの回路基板への取り付けは一般的な表面実装技術によって行えるので、第1の従来例の難点が克服されたことにより、小型化、省力化の面では大幅の改善効果が見られ、最近の採用実績が得られている。

【0012】第3の従来例は特開昭64-7701号に記載のアイソレータである。ここでは分布定数型のアイソレータにおける高調波歪みを抑制する方法として「4分の1波長のオープンスタブまたは2分の1波長のショートスタブ」を設けることを提案している。しかるに、本従来例はマイクロ波領域での高調波対策という点で本発明と関係するが、移動体通信機器とりわけ携帯機を用途とするものではないし、構造上も金属ケースの使用を前提とするものではない。

【0013】

【発明が解決しようとする課題】第1の従来例で指摘されたディスクリート品特有の問題点の一部は、上述の通り、第2の従来例の構成で解決された。しかし、第2の従来例は、構造特有の別の問題を伴う。すなわち、一般に表面実装部品の場合、回路基板中の表面実装部品に対する配線位置は、当然、当該部品の構造に応じた制限を受ける。また、マイクロ波共通の設計事情により、上記配線の位置は単に配線位置の物理的な意味合いのみに止まらず、伝送インピーダンスあるいは回路定数に影響を及ぼすものである。言い換えると、マイクロ波用表面実装部品の場合、部品設計と回路基板設計とは不可分の関係にある。

【0014】加えて、第2の従来例においては、非可逆回路素子の金属下ケースの下面と回路基板上のアースパターンとの間には絶縁基板やプリント基板といった高抵抗層が配置されているので、局所的な容量層の影響で、上記金属下ケースの下面とアースパターンとは厳密には等電位でなくなっている。幾何学的な接続部の配置が各アース上の観測位置における電位を決める。

【0015】しかるに、従来の、回路基板の構成を反映

しないで単独に設計された非可逆回路素子においては実用的に回路に組み込まれた状態ではもはや十分に所期の性能を発揮できないといった問題点が生じる。例えば、移動体通信機器に採用される非可逆回路素子は、その用途からして高い周波数弁別性能が必要とされている。すなわち、設定帯域外周波数、より限定的には受発信周波数の2倍、3倍の周波数（以下、 $2f_0$ 、 $3f_0$ という）での高い逆方向減衰率が要求されている。これが不十分の場合は、入力基本波には例えばアイソレータから反射された高調波が合成されて、基本波特性の劣化とベースバンド帯域での歪みを生じ、混変調や漏話等の現象を招きかねないし、不要の周波数帯域での有害な感度を生じることとなる。

【0016】従って、移動体通信機器用アイソレータ等の設計の際には、この高調波帯域での逆方向減衰率に十分なる注意が払われてきた。しかし細心の注意を払って、製品単独には十分な性能を獲得したアイソレータについてさえも、回路基板に組込んだ段階では高調波帯域逆方向減衰特性の劣化を生じることがあった。あるいは絶縁基板やプリント基板を用いた表面実装型の非可逆回路素子、アイソレータにあっては、部品単独でも、この基板を挟んで生じる容量的結合のために十分な高調波帯域減衰特性を確保できなかった。

【0017】本発明の目的は、上記従来例の問題点を解消し、小型化及び低価格化を達成できる非可逆回路素子と回路基板との接続構造を提供することである。

【0018】

【課題を解決するための手段】上述の課題を解決するため鋭意研究の結果、本発明者らは、著しく構成を改善した非可逆回路素子と回路基板との接続構造に想到したものである。すなわち、第1の発明は、一対の金属ケース内に機能部材を収容した集中定数型かつ表面実装型の非可逆回路素子と回路基板との接続構造において、前記非可逆回路素子の一方の金属ケースの底部外側と前記回路基板のアースパターンとは電気的接続部を介して接続され、前記電気的接続部の少なくとも一部は、上記回路基板上に形成された入出力用ストリップラインの各端部の中央に内接する仮想円内に設けられているものである。

【0019】また第1の発明において、前記電気的接続部を、前記金属ケースに形成された突起状の接続部とするものである。

【0020】また第1の発明において、前記金属ケースの底部外側は前記電気的接続部以外の全面が絶縁膜で覆われていても良い。

【0021】また第1の発明において、前記金属ケースの底部外側の全面は前記回路基板上のアースパターンと直接接続されていても良い。

【0022】また第2の発明は、第1の発明の構成を非可逆回路素子に適用したものである。

【0023】また第3の発明は、第1の発明の構成を非

可逆回路素子用の金属ケースに適用したものである。

【0024】また第4の発明は、非可逆回路素子とそれを搭載する回路基板と双方を接続する接続部とを有し、その接続部が第1の発明の接続構造を有するように構成した移動体通信装置である。

【0025】

【発明の実施の形態】以下本発明の詳細を図面により説明する。図1は本発明の一実施例に係る表面実装型のアイソレータの分解斜視図である。図1において図4、図6と同一機能部分には、同一の参照符号を付している。

【0026】このアイソレータは軟鉄からなる金属下ケース20と、その底部に半田付けされたアース板30と、その上に半田付けされた誘電体基板40と、その中央孔41内に挿入されアース板30に半田付けされた中心導体部55とを有する。1枚の銅板を加工して作製された中心導体部55は酸化物軟磁性体（ソフトフェライト）の一種であるガーネット50を包むように配置され、その端部56、57、58はガーネット50の中央で交叉するように折り曲げられている。

【0027】また金属下ケース20の切欠き部24、25に配置された樹脂板26、27は、一方の片面が誘電体基板40の下面に固着され、他方の片面に入出力端子28、29が形成されている。さらに上記ガーネット50に直流磁界を与えるためにバリウムフェライト磁石60が、金属上ケース61に固着されている。

【0028】誘電体基板40の上面には3つのコンデンサ電極膜43、44、45が銀ペーストを焼き付けた厚膜印刷により形成されている。コンデンサ電極膜45は中心導体部55から延出している端部56と接続され、このコンデンサ電極膜45は抵抗膜46を介してアース電極膜47に接続され、このアース電極膜47はスルーホール49にて誘電体基板40の下面に広く形成されたアース電極膜（図示せず、裏面にある）に接続され、このアース電極膜は上記アース板30又は金属下ケース20に接続されている。

【0029】コンデンサ電極膜43、44は中心導体部55から延出している端部57、58と接続され、その端部57、58は金属上ケース61の開孔62を経て、上記入出力端子28、29まで延出し接続している。上記各電極膜、各端部、各端子及び金属下ケースの相互の接続は、例えば半田付けにより行われる。

【0030】図2は本発明の説明図であり、金属下ケースの回路基板との当接面23を回路基板側からみた場合の平面図である。以下、図2と図1を用いて本発明の要点を説明する。図2に示すA～K、Mは、電気的接続部の位置を示し、金属下ケース20の底部23に、予め、内側で凹、外側で凸となるようなポンチ加工が施され、更にいったん絶縁処理を施した上で、凸部の先端が導通可能な平面となるように、軽く研磨加工が施されてい

る。その平面は、例えば直径およそ1mmで略円形となっている。もちろん、点接触程度の凸部とすることもできる。

【0031】一方、回路基板側の入出力ストリップライン2、3は、その端部が互いに対向するように配置され、その端部の位置はそれぞれアイソレータの入出力端子28、29に対応する位置となるように延出され、入力ストリップライン2は入力端子28に、出力ストリップライン3は出力端子29にそれぞれ接続されている。

10 回路基板側のアースパターン4は、金属下ケース20が重なる部分、および上記入出力端子28、29の間から金属下ケース20の外側に向かって約10mm程度延出した位置までの広い部分に形成されている。

【0032】金属下ケース20の底部外側23に付された凸部は、その研磨面でアースパターン4に圧接している。なお、このような形態の接続や金属下ケース20の底部外側23の絶縁処理は、ともに、本発明の効果を実験で確認するためのものでもあり、実際の生産では、金属下ケース20の底部外側23に付された凸部の先端の研磨加工や凸部を省略してもよいし、また半田で接続してもよいし、あるいは、上記絶縁処理を省略してもよい。また、金属ケースに凸部を形成しない場合、金属下ケース底部外側23と回路基板側のアースパターンとを直接半田付けすればよく、その場合、その半田付け部分が接続部となる。

【0033】上記のアイソレータは、所定の周波数の信号を印加しながら電極膜のトリミングやその他の手法で基本周波数帯域の挿入損失、逆方向減衰特性等の基本性能を調整確保した後、回路基板に装着される。

30 【0034】

【実施例】図1に示す構造を有し、かつ接続部の位置を変えたアイソレータを複数個準備し、実装回路基板相当の測定治具に圧接し、入力電力10ワットの条件で、これらのアイソレータの性能を評価した。

【0035】これらのアイソレータは、外形が幅9.0mm×奥行き10.0mmのアナログムーバ用の仕様に準拠し、基本周波数 f_0 は933MHzである。また上記測定治具は、実装回路用の基板上に実装回路基板と同形状の50オーム系入力・出力ストリップラインおよびアースパターンを形成したものである。さらに上記評価の方法は、ネットワークアナライザによる標準的な測定手法に従って治具と測定系のキャリブレーションを行い、棒状絶縁物で試料を治具上の所定の位置に押し付け、高調波帯域すなわち基本周波数 f_0 の2倍、3倍の周波数（ $2f_0$ 、 $3f_0$ ）における逆方向減衰率の計測値を得たものである。評価結果を表1～3に示す。

【0036】

【表1】

	S 1 mm ²	突起の位置（接続点）の略号（突起有：○印）														減衰率 dB	
		A	B	C	D	E	F	G	H	I	J	K	L	M	N	2f0	3f0
実施例1	2.0	○	-	-	-	-	-	-	-	-	-	-	-	-	-	14	12
実施例2	2.1	-	○	-	-	-	-	-	-	-	-	-	-	-	-	15	13
実施例3	2.7	-	-	○	-	-	-	-	-	-	-	-	-	-	-	18	16
実施例4	3.1	-	-	-	○	-	-	-	-	-	-	-	-	-	-	19	17
実施例5	2.9	-	-	-	-	○	-	-	-	-	-	-	-	-	-	18	16
実施例6	3.1	-	-	-	-	-	○	-	-	-	-	-	-	-	-	19	17
実施例7	3.1	-	-	-	-	-	-	○	-	-	-	-	-	-	-	18	16
比較例 1	3.1	-	-	-	-	-	-	-	○	-	-	-	-	-	-	12	10
比較例 2	3.1	-	-	-	-	-	-	-	-	○	-	-	-	-	-	12	10
比較例 3	3.1	-	-	-	-	-	-	-	-	-	○	-	-	-	-	11	9
比較例 4	3.1	-	-	-	-	-	-	-	-	-	-	○	-	-	-	11	9
比較例 5	5.7	-	-	-	-	-	-	-	-	-	-	-	○	-	-	11	9
比較例 6	3.0	-	-	-	-	-	-	-	-	-	-	-	-	○	-	11	9
比較例 7	5.7	-	-	-	-	-	-	-	-	-	-	-	-	-	○	11	9
比較例 8	11.4	-	-	-	-	-	-	-	-	-	-	-	○	-	○	11	9

【0037】表1に示す実施例は各試料がそれぞれ1箇所の接続部を持つ場合である。表中のA～Nは、接続部の位置を示す符号で、「○」を付した所が、それぞれの試料の凸部等の接続部が有る位置を示している。図2中の二重丸はこれらの位置を具体的に示したものである。尚、図2中において二重丸は、位置を示したものであって、面積を示したものではない。この面積は、表中S1に記載されている。この面積S1は、凸部の周辺0.5mm以内の領域の面積を示している。又L、Nは従来構造を示し、1.45mm×1.88mmの長方形であつて*30

*て、この部分の絶縁膜を除去した後、銀を主成分とする導電ペーストの塗布により形成した接続面である。

【0038】表1から、従来相当の接続構造（比較例8）によれば2f0で11dB、3f0で9dBの逆方向減衰率となるのに対し、図2の仮想円70内に接続部を設けた本発明の接続構造（実施例1～7）によれば、2f0で14dB以上、3f0で12dB以上の逆方向減衰率となり、それぞれ3dB以上改善されていることがわかる。

【0039】

【表2】

	S 1 mm ²	突起の位置（接続点）の略号（突起有：○印）														減衰率 dB	
		A	B	C	D	E	F	G	H	I	J	K	L	M	N	2f0	3f0
実施例8	5.6	-	○	○	-	○	-	-	-	-	-	-	-	-	-	20	20
実施例9	6.0	-	○	-	○	-	○	-	-	-	-	-	-	-	-	20	20
実施例10	7.2	-	○	-	○	-	-	○	-	-	-	-	-	-	-	20	20
実施例11	7.3	-	○	-	○	-	-	-	-	○	-	-	-	-	-	19	18
実施例12	7.0	-	○	-	○	-	-	-	-	-	-	-	-	○	-	19	17
実施例13	13.4	○	-	-	-	-	-	-	-	-	-	-	○	-	○	20	19
実施例14	14.5	-	-	-	○	-	-	-	-	-	-	-	○	-	○	20	19
比較例 8	11.4	-	-	-	-	-	-	-	-	-	-	-	○	-	○	11	9

【0040】表2の実施例においては、個々の接続部は表1と同じ条件で作成され、接続部を3点としたものである。

【0041】表2から、従来相当の接続構造（比較例8）によれば、2f0で11dB、3f0で9dBの逆方向減衰率となっているのに対し、本発明の接続構造（実施例8～14）によれば、2f0で19dB以上、3f0で17dB以上の逆方向減衰率が得られ、それぞれ8dB以上改

善していることがわかる。

【0042】特に、3つの接続部のすべてが仮想円70内にある試料（実施例8～10）は、2f0で20dB以上、3f0で20dB以上の逆方向減衰率となっており、933MHzのムーバ用アイソレータとしては、かつて例を見ない優れた値を得ている。このことは、接続部の位置及び接続部の面積の関係であると考えられる。

【0043】また第1の接続部と第2の接続部を従来の

接続構造による試料（比較例8）と同じ位置に持ち、第3の接続部を仮想円70内に持つような試料（実施例13、14）は、2f0において20dB、3f0において19dBの逆方向減衰率であり、比較例16よりも9dB以上改善している。つまり、本発明の構成であるところの

仮想円内に電氣的接続部を設けることにより、2f0、3f0での減衰率を大幅に向上させることができる。

【0044】

【表3】

	S1 mm ²	突起の位置（接続点）の略号（突起有：○印）														減衰率 dB	
		A	B	C	D	E	F	G	H	I	J	K	L	M	N	2f0	3f0
実施例15	2.7	-	-	○	-	-	-	-	-	-	-	-	-	-	-	18	16
実施例16	3.1	-	-	-	○	-	-	-	-	-	-	-	-	-	-	19	17
実施例17	2.9	-	-	-	-	○	-	-	-	-	-	-	-	-	-	18	16
実施例18	3.1	-	-	-	-	-	○	-	-	-	-	-	-	-	-	19	17
実施例19	3.1	-	-	-	-	-	-	○	-	-	-	-	-	-	-	18	16
実施例20	6.0	-	○	-	○	-	○	-	-	-	-	-	-	-	-	20	20
実施例21	13.4	○	-	-	-	-	-	-	-	-	-	-	○	-	○	20	19

【0045】表1、2に示した各接続部はいずれも圧接により接続したが、これらを半田によって接続した場合について表3に示す。

【0046】上記以外の接続部についても、上記と同様、圧接による接続と半田による接続との間に逆方向減衰率の差は見られなかった。

【0047】本発明の他の実施例として、金属下ケースの回路基板に当接する面全体を回路基板上のアースパターンに直接半田付けで接続した（実施例22とする）ところ、2f0の周波数においては20dB、3f0の周波数においても20dBの逆方向減衰率が得られた。

【0048】表1乃至3に記載の実施例はアイソレータ1個につき1個所または3個所の接続部分しか示していないが、本発明では2個所または4個所以上の接続部を持った構造としてもよい。

【0049】上記実施例は3本の中心導体の内の一つをダミー抵抗に接続しているためアイソレータとなっているが、その中心導体を終端しないで入出力端子とすれば3端子のサーキュレータとして使用できるので、本実施例をアイソレータのみに特有のものとして限定する必要はない。

【0050】上記一連の実施例では高調波帯域（2f0、3f0）での高い逆方向減衰率が得られたので不要信号の反射が阻止できる。また、金属下ケースと回路基板との間にプリント基板が介在しないので、部品点数の減、部品寸法の減、部品費の減及び部品取り付け工数の低減等の効果が得られる。

【0051】また、上記実施例に見るような局所接続、特に突起を用いた接続の採用によれば半田付け処理に伴うアイソレータの回路基板に対する位置ずれが防止できる。また金属下ケースと回路基板との間隙が半田付けに伴う熱衝撃を緩和するのでアイソレータ本体の破壊や歪みを未然に回避することができ、部品の信頼性や性能の

確保に寄与するものである。なお、上記間隙が有害な容量結合の原因となることはない。まさに本発明がこの障害を未然に防いでいるからである。

【0052】

【発明の効果】本発明によれば、不要の分布容量を少なくし、あるいは上記分布容量による悪影響を実用上十分なレベルにまで抑制することができるので、第2、第3高調波領域での逆方向減衰率を確保し、例えば携帯電話等において2倍波、3倍波におけるノイズ混信障害、混変調障害、漏話障害を未然に防ぐ、あるいはベースバンド帯域での基本波の不正な歪みを抑制することができる。また、本発明は、小型にして安価で信頼性に富んだ非可逆回路素子を提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施例に係るアイソレータの分解斜視図である。

【図2】図1の要部を説明するための平面図である。

【図3】第1の従来例の外観図である。

【図4】第1の従来例の分解斜視図である。

【図5】第2の従来例の外観図である。

【図6】第2の従来例の分解斜視図である。

【符号の説明】

1 回路基板

15 絶縁基板

20 金属下ケース

26 樹脂板

30 アース板

40 誘電体基板

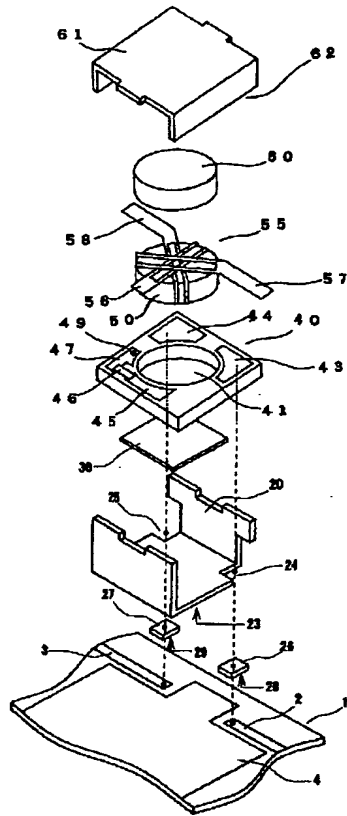
50 酸化物軟磁性体

55 中心導体部

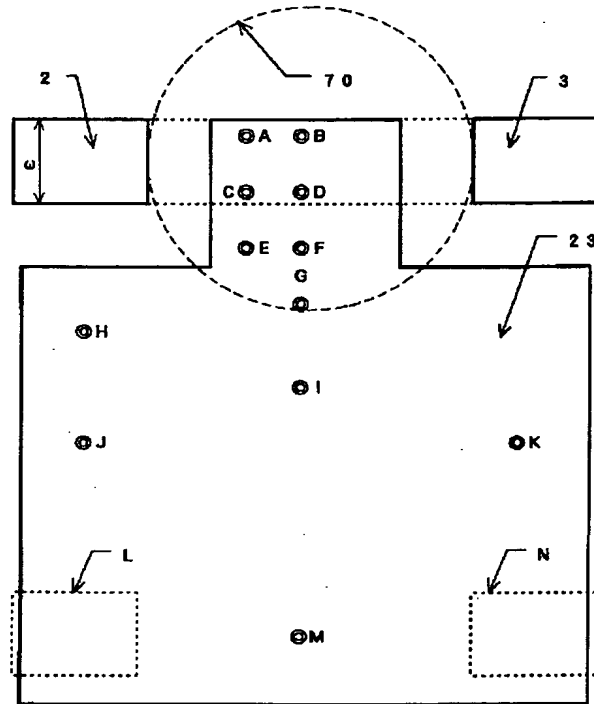
60 磁石

70 仮想円

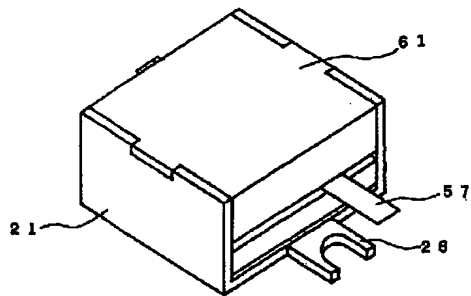
【図1】



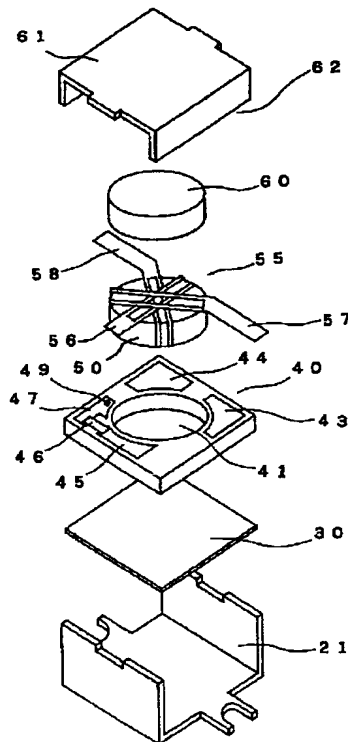
【図2】



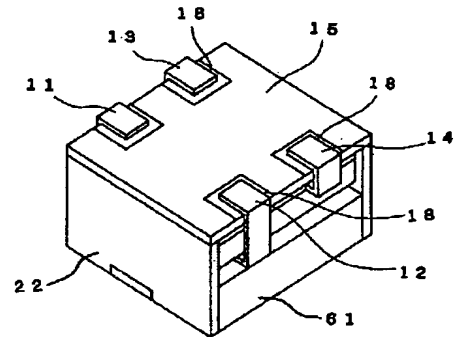
【図3】



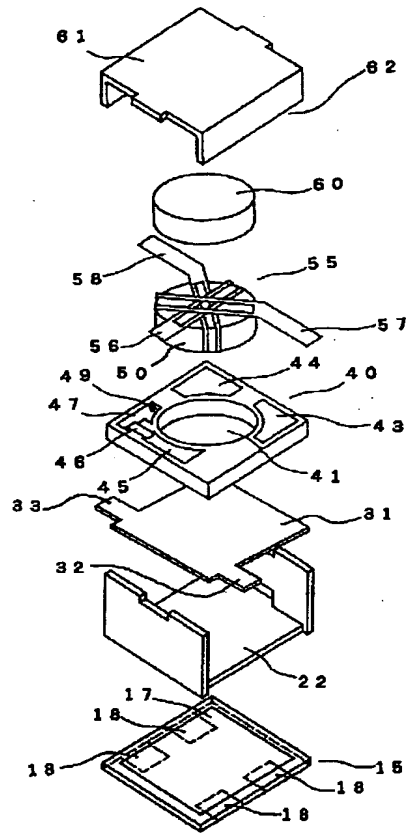
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 三沢 彰規
鳥取県鳥取市南栄町33番地12号日立金属株
式会社鳥取工場内

(72)発明者 小川 共三
埼玉県熊谷市三ヶ尻5200番地日立金属株式
会社熊谷工場内